

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

26
CLIPPEDIMAGE= JP408222682A

PAT-NO: JP408222682A

DOCUMENT-IDENTIFIER: JP 08222682 A

TITLE: LEAD FRAME AND MANUFACTURING METHOD THEREOF

PUBN-DATE: August 30, 1996

INVENTOR-INFORMATION:

YAMADA, JUNICHI
KAMI, TOMOE
SASAKI, MASARU

ASSIGNEE-INFORMATION:

NAME
DAINIPPON PRINTING CO LTD

COUNTRY
N/A

APPL-NO: JP07047919

APPL-DATE: February 14, 1995

INT-CL (IPC): H01L023/50;H01L021/60

ABSTRACT:

PURPOSE: To provide a lead frame adaptable to multi-terminal design of semiconductor devices and after-process such as assembling and mounting steps by making one face of the top end of each inner lead parallel to the faces of other parts thereof and the other three faces thereof recessed.

CONSTITUTION: A lead frame 10 for resin-sealed semiconductor devices mounts a semiconductor element on inner lead tip parts 11A through bumps and electrically connects it to external circuits by outer leads 12 integrated with inner leads 11. The tip part 11A is thinner than other parts of the frame 10 and nearly rectangular in cross-section. One face of the

part 11A is parallel
to other parts faces of the frame 10 and other three faces
of the lead 11 are
made recessed.

COPYRIGHT: (C)1996, JPO

(51) IntCl. ⁴	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 23/50			H 0 1 L 23/50	U
				A
21/60	3 1 1		21/60	3 1 1 R

(21) 出願番号 特願平7-47919

(22) 出願日 平成7年(1995)2月14日

(71) 出願人 000002897

大日本印刷株式会社

東京都新宿区市谷加賀町一丁目1番1号

(72) 発明者 山田 淳一

東京都新宿区市谷加賀町一丁目1番1号

大日本印刷株式会社内

(72) 発明者 上 智江

東京都新宿区市谷加賀町一丁目1番1号

大日本印刷株式会社内

(72) 発明者 佐々木 賢

東京都新宿区市谷加賀町一丁目1番1号

大日本印刷株式会社内

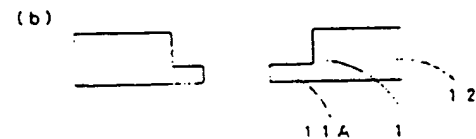
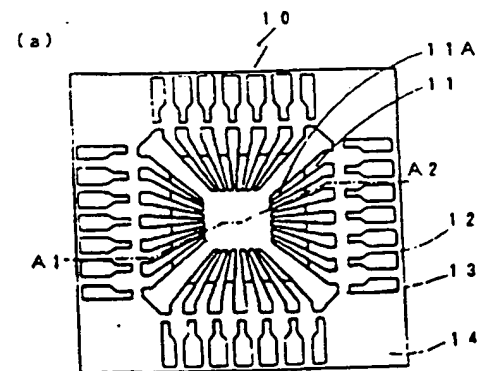
(74) 代理人 弁理士 小西 淳美

(54) 発明の名称 リードフレームおよびその製造方法

(57) 【要約】

【目的】 半導体装置の多端子化に対応でき、且つ、アセンブリ工程や実装工程等の後工程にも対応できる高精細なリードフレームを提供する。

【構成】 半導体素子をバンプを介してインナーリード先端部に搭載し、インナーリードと一体となって延設したアウターリードにより半導体素子と外部回路とを電気的に接続する。樹脂封止型半導体装置用リードフレームであって、インナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、且つ、該インナーリード先端部の1面はリードフレームの他の部分の面に平行で、前記インナーリードの他の3面は凹状に形成されている。



【特許請求の範囲】

【請求項 1】 半導体素子をバンプを介してインナーリード先端部に搭載し、インナーリードと一体となって延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、インナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、且つ、該インナーリード先端部の1面はリードフレームの他の部分の面に平行で、前記インナーリードの他の3面は凹状に形成されていることを特徴とするリードフレーム。

【請求項 2】 半導体素子をバンプを介してインナーリード先端部に搭載し、インナーリードと一体となって延設したアウターリードにより半導体素子と外部回路とを電気的に接続する、樹脂封止型半導体装置用リードフレームであって、半導体素子をバンプを介して搭載するインナーリード先端部は、板厚がリードフレームの他の部分の板厚よりも薄く、断面形状が略方形であり、前記インナーリード先端部の1面はリードフレームの他の部分の面に平行で、前記インナーリードの他の3面は凹状に形成されていることを特徴とするリードフレームをエッチングプロセスによって作製する方法であって、少なくとも順に、

(A) リードフレーム素材の両面に感光性レジストを塗布する工程、

(B) 前記リードフレーム素材に対し、一方の面は、少なくとも半導体素子をバンプを介して搭載するインナーリード先端部形成領域において平坦状に腐蝕するためのパターンが形成されたパターン版にて、他方の面は、インナーリード先端部形状を形成するためのパターンが形成されたパターン版にて、それぞれ、感光性レジストを露光して、所定形状の開口部を持つレジストパターンを形成する工程、

(C) 少なくとも、インナーリード先端部形状を形成するための、所定形状の開口部をもつレジストパターンが形成された面側から腐蝕液による第一のエッチング加工を行い、腐蝕されたインナーリード先端部形成領域において、所定量だけエッチング加工して止める工程、

(D) インナーリード先端部形状を形成するためのパターンが形成された面側の腐蝕された部分に、耐エッチング性のあるエッチング抵抗膜を埋め込む工程、

(E) 平坦状に腐蝕するためのパターンが形成された面側から、腐蝕液による第二のエッチング加工を行い貫通させて、インナーリード先端部を形成する工程、

(F) 上記エッチング抵抗膜、レジスト膜を剥離し、洗浄する工程、を含むことを特徴とするリードフレームの製造方法

【発明の詳細な説明】

【産業上の利用可能性】

【発明】 図1(a)は、本発明のリードフレームの一例を示す図である。

介してインナーリード先端部に搭載するための樹脂封止型半導体装置用リードフレームとその製造方法に関する。特に、フリップチップ法により半導体素子をインナーリード先端部に搭載するためのリードフレームに関する。

【0002】

【従来の技術】 従来より用いられている樹脂封止型の半導体装置（プラスチックリードフレームパッケージ）は、一般に図6(a)に示されるような構造であり、半導体装置60は、半導体素子を42%ニッケル-鉄合金等からなるリードフレームに搭載した後に、樹脂65に

封止して、パッケージ60を形成する。半導体素子61の電極パッド61aは、インナーリード部63の先端部に搭載される。インナーリード部63は、半導体素子61の電極パッド61aと電気的に接続するためのワイヤ67、半導体素子61を封止して外界からの応力、汚染から守る樹脂65等からなっている。このようなリードフレームを利用した樹脂封止型の半導体装置（プラスチックリードフレームパッケージ）においても、電子機器の軽薄短小化の潮流と半導体素子の高集積化に伴い、小型薄型化かつ電極端

子の増大化が顕著で、その結果、樹脂封止型半導体装置、特にQFP（Quad Flat Package）及びTQFP（Thin Quad Flat Package）等では、リードの多ピン化が著しくなってきた。上記の半導体装置に用いられるリードフレームは、微細なものはフォトリソグラフィ技術を用いたエッチング加工方法により作製され、微細でないものはプレスによる加工方法による作製されるのが一般的であったが、このような半導体装置の多ピン化に伴い、リード

フレームにおいても、インナーリード部先端部の微細化が進み、微細なものに対しては、プレスによる打ち抜き加工によらず、リードフレーム部材の板厚が0.25mm程度のもので、エッチング加工で対応してきた。このエッチング加工方法の工程について以下、図5に基づいて簡単に述べておく。まず、銅合金もしくは42%ニッケル-鉄合金からなる厚さ0.25mm程度の厚板（リードフレーム素材51）を十分洗浄（図5(a)）した後、重クロム酸カリウムを感光材とした水溶性カゼインレジスト等のフォトレジスト52を該厚板の両表面に均一に塗布する。（図5(b)）

次に、所定のパターンが形成されたマスクを介して高圧水銀灯でレジスト部を露光した後、所定の現像液で該感光性レジストを現像して（図5(c)）、レジストパターン53を形成し、硬膜処理、洗浄処理等を必要に応じて行う。硬化膜、洗浄液等により形成される凹部54は、図5(d)に示すように、インナーリード部63の先端部に搭載される。インナーリード部63は、半導体素子61の電極パッド61aと電気的に接続するためのワイヤ67、半導体素子61を封止して外界からの応力、汚染から守る樹脂65等からなっている。このようなリードフレームを利用した樹脂封止型の半導体装置（プラスチックリードフレームパッケージ）においても、電子機器の軽薄短小化の潮流と半導体素子の高集積化に伴い、小型薄型化かつ電極端子の増大化が顕著で、その結果、樹脂封止型半導体装置、特にQFP（Quad Flat Package）及びTQFP（Thin Quad Flat Package）等では、リードの多ピン化が著しくなってきた。上記の半導体装置に用いられるリードフレームは、微細なものはフォトリソグラフィ技術を用いたエッチング加工方法により作製され、微細でないものはプレスによる加工方法による作製されるのが一般的であったが、このような半導体装置の多ピン化に伴い、リード

フレームにおいても、インナーリード部先端部の微細化が進み、微細なものに対しては、プレスによる打ち抜き加工によらず、リードフレーム部材の板厚が0.25mm程度のもので、エッチング加工で対応してきた。このエッチング加工方法の工程について以下、図5に基づいて簡単に述べておく。まず、銅合金もしくは42%ニッケル-鉄合金からなる厚さ0.25mm程度の厚板（リードフレーム素材51）を十分洗浄（図5(a)）した後、重クロム酸カリウムを感光材とした水溶性カゼインレジスト等のフォトレジスト52を該厚板の両表面に均一に塗布する。（図5(b)）

次に、所定のパターンが形成されたマスクを介して高圧水銀灯でレジスト部を露光した後、所定の現像液で該感光性レジストを現像して（図5(c)）、レジストパターン53を形成し、硬膜処理、洗浄処理等を必要に応じて行う。硬化膜、洗浄液等により形成される凹部54は、図5(d)に示すように、インナーリード部63の先端部に搭載される。インナーリード部63は、半導体素子61の電極パッド61aと電気的に接続するためのワイヤ67、半導体素子61を封止して外界からの応力、汚染から守る樹脂65等からなっている。このようなリードフレームを利用した樹脂封止型の半導体装置（プラスチックリードフレームパッケージ）においても、電子機器の軽薄短小化の潮流と半導体素子の高集積化に伴い、小型薄型化かつ電極端子の増大化が顕著で、その結果、樹脂封止型半導体装置、特にQFP（Quad Flat Package）及びTQFP（Thin Quad Flat Package）等では、リードの多ピン化が著しくなってきた。上記の半導体装置に用いられるリードフレームは、微細なものはフォトリソグラフィ技術を用いたエッチング加工方法により作製され、微細でないものはプレスによる加工方法による作製されるのが一般的であったが、このような半導体装置の多ピン化に伴い、リード

フレームにおいても、インナーリード部先端部の微細化が進み、微細なものに対しては、プレスによる打ち抜き加工によらず、リードフレーム部材の板厚が0.25mm程度のもので、エッチング加工で対応してきた。このエッチング加工方法の工程について以下、図5に基づいて簡単に述べておく。まず、銅合金もしくは42%ニッケル-鉄合金からなる厚さ0.25mm程度の厚板（リードフレーム素材51）を十分洗浄（図5(a)）した後、重クロム酸カリウムを感光材とした水溶性カゼインレジスト等のフォトレジスト52を該厚板の両表面に均一に塗布する。（図5(b)）

次に、所定のパターンが形成されたマスクを介して高圧水銀灯でレジスト部を露光した後、所定の現像液で該感光性レジストを現像して（図5(c)）、レジストパターン53を形成し、硬膜処理、洗浄処理等を必要に応じて行う。硬化膜、洗浄液等により形成される凹部54は、図5(d)に示すように、インナーリード部63の先端部に搭載される。インナーリード部63は、半導体素子61の電極パッド61aと電気的に接続するためのワイヤ67、半導体素子61を封止して外界からの応力、汚染から守る樹脂65等からなっている。このようなリードフレームを利用した樹脂封止型の半導体装置（プラスチックリードフレームパッケージ）においても、電子機器の軽薄短小化の潮流と半導体素子の高集積化に伴い、小型薄型化かつ電極端子の増大化が顕著で、その結果、樹脂封止型半導体装置、特にQFP（Quad Flat Package）及びTQFP（Thin Quad Flat Package）等では、リードの多ピン化が著しくなってきた。上記の半導体装置に用いられるリードフレームは、微細なものはフォトリソグラフィ技術を用いたエッチング加工方法により作製され、微細でないものはプレスによる加工方法による作製されるのが一般的であったが、このような半導体装置の多ピン化に伴い、リード

フレームにおいても、インナーリード部先端部の微細化が進み、微細なものに対しては、プレスによる打ち抜き加工によらず、リードフレーム部材の板厚が0.25mm程度のもので、エッチング加工で対応してきた。このエッチング加工方法の工程について以下、図5に基づいて簡単に述べておく。まず、銅合金もしくは42%ニッケル-鉄合金からなる厚さ0.25mm程度の厚板（リードフレーム素材51）を十分洗浄（図5(a)）した後、重クロム酸カリウムを感光材とした水溶性カゼインレジスト等のフォトレジスト52を該厚板の両表面に均一に塗布する。（図5(b)）

次に、所定のパターンが形成されたマスクを介して高圧水銀灯でレジスト部を露光した後、所定の現像液で該感光性レジストを現像して（図5(c)）、レジストパターン53を形成し、硬膜処理、洗浄処理等を必要に応じて行う。硬化膜、洗浄液等により形成される凹部54は、図5(d)に示すように、インナーリード部63の先端部に搭載される。インナーリード部63は、半導体素子61の電極パッド61aと電気的に接続するためのワイヤ67、半導体素子61を封止して外界からの応力、汚染から守る樹脂65等からなっている。このようなリードフレームを利用した樹脂封止型の半導体装置（プラスチックリードフレームパッケージ）においても、電子機器の軽薄短小化の潮流と半導体素子の高集積化に伴い、小型薄型化かつ電極端子の増大化が顕著で、その結果、樹脂封止型半導体装置、特にQFP（Quad Flat Package）及びTQFP（Thin Quad Flat Package）等では、リードの多ピン化が著しくなってきた。上記の半導体装置に用いられるリードフレームは、微細なものはフォトリソグラフィ技術を用いたエッチング加工方法により作製され、微細でないものはプレスによる加工方法による作製されるのが一般的であったが、このような半導体装置の多ピン化に伴い、リード

フレームにおいても、インナーリード部先端部の微細化が進み、微細なものに対しては、プレスによる打ち抜き加工によらず、リードフレーム部材の板厚が0.25mm程度のもので、エッチング加工で対応してきた。このエッチング加工方法の工程について以下、図5に基づいて簡単に述べておく。まず、銅合金もしくは42%ニッケル-鉄合金からなる厚さ0.25mm程度の厚板（リードフレーム素材51）を十分洗浄（図5(a)）した後、重クロム酸カリウムを感光材とした水溶性カゼインレジスト等のフォトレジスト52を該厚板の両表面に均一に塗布する。（図5(b)）

によって作製する方法であつて、少なくとも、
(A) リードフレーム素材の片面に感光性レジストを塗布する工程、(B) 前記リードフレーム素材に対して、一方の面は、少なくとも半導体素子をハンパを介して搭載するインナーリード先端部形成領域において平坦状に腐蝕するためのパターンが形成されたパターン版にて、他方の面は、インナーリード先端部形状を形成するためのパターンが形成されたパターン版にて、それぞれ、感光性レジストを露光して、所定形状の開口部を持つレジストパターンを形成する工程、(C) 少なくとも、インナーリード先端部形状を形成するための、所定形状の開口部を有するレジストパターンを形成する工程、(D) 平坦状に腐蝕することによる第一のエッチング加工を行い、腐蝕されたインナーリード先端部形成領域において、所定量だけエッチング加工して止める工程、(E) インナーリード先端部形状を形成するためのパターンが形成された面側の腐蝕された部分に、耐エッチング性のあるエッチング抵抗層を埋め込む工程、(F) 平坦状に腐蝕するためのパターンが形成された面側から、腐蝕液による第二のエッチング加工を行い貫通させて、インナーリード先端部を形成する工程、(F) 上記エッチング抵抗層、レジスト膜を剥離し、洗浄する工程、を含むことを特徴とするものである。尚、上記において、平坦状に腐蝕するとは、リードフレーム素材の一方の面から、腐食を行う際に、腐食による形成面(腐蝕面)を略平坦状(バタ状)としながら腐食することであり、平坦状に腐蝕つづけることにより、既に形成されているインナーリード先端部形成領域のレジストパターンが形成されている面の腐蝕部分の側部と貫通させて、インナーリード先端部を形成する。又、上記において、凹状に形成されているとは、インナーリード側にバネ状の凹状であることを意味する。
【0008】本発明のリードフレームの製造方法は、半導体装置の多端化に対応したエッチングプロセスによる加工方法であり、第一のエッチング加工により、少なくとも、インナーリード先端部形状を形成するための所定形状の開口部をもつレジストパターンが形成された面側の腐蝕されたインナーリード先端部形成領域に、インナーリード先端部の(平面的な意味での)外形形状、実質的に形成してしまうものである。したがって、第一のエッチング加工において、所定量だけエッチング加工して止めるとは、インナーリード先端部の外形形状を、質的に形成できる量のエッチング加工でとめるという意味である。そして、第一のエッチング加工により腐蝕成された、インナーリード先端部形状を形成するためのパターンが形成された面側の腐蝕された部分に、耐エッチング性のあるエッチング抵抗層を埋め込むことにより、第一のエッチング工程によって形成されているインナーリード先端部形状を保持するため、平坦状に腐蝕するためのパターンが形成された面側から、腐蝕液による第二のエッチング加工を行い、インナーリード先端部を形成する。

{ 0009 }

{ 0 0 1 0 }

【実施例】本発明の一例として、図１～図４の実施例を図に示して説明する。図１は本実施例のロータリー式の平面図であり、図２（Ａ）は図１のＡ－Ａ線における断面図で、図３（Ｂ）は図２（Ａ）のＢ－Ｂ線における断面図である。また、図４は図１のＣ－Ｃ線における断面図である。以下、図面を参照しながら、本実施例について説明する。

ング時にある程度の柔軟性のあるものが、好ましく、特に、上記ワックスに限定されず、いい硬化型のものでも良い。このようにエッチング抵抗層48をインナーリード先端部の形状を形成するためのパターンが形成された面側の腐蝕された第二の凹部46に埋め込むことにより、後工程でのエッチング時に第二の凹部46が腐蝕されて大きくならないようにしているとともに、高精細なエッチング加工に対しての機械的な強度補強をしてお

り、スプレー圧を高く(2.5 kg/cm²)とすることにより、これによりエッチングが深さ方向に進行し易くなる。この後、へた状(平坦状)に腐蝕された第一の凹部45形成面側からリードフレーム41をエッチングし、露出させ、インナーリード先端部49を形成した。(図4(d))

この際、インナーリード先端部のエッチング形成面49Sはインナーリード側にへこんだ凹状になる。また、先の第1回目のエッチング加工にて作製された、エッチング形成面49Sを挟む2面もインナーリード側にへこんだ凹状である。次いで、洗浄、エッチング抵抗層48の除去、レジスト膜(レジストパターン42A、42B)の除去を行い、インナーリード先端部49が微細加工された図4(a)に示すリードフレームを得た。エッチング抵抗層48とレジスト膜(レジストパターン42A、42B)の除去は水酸化ナトリウム水溶液により溶解除去した。

【0013】尚、上記実施例においては、エッチング加工にて、図3(a)に示すように、インナーリード先端部から導体部15を延設し、インナーリード先端部同士を繋げた形状にして形成したものを得て、導体部15をプレス等により切断除去して図1(a)に示す形状を得る。図3(a)に示すものを切断し、図1に示す形状にする際には、図3(b)に示すように、通常、補強のためポリイミドテープを使用する。図3(c)の状態では、プレス等により導体部15を切断除去し、図2(a)、図2(b)に示すように半導体素子20をインナーリード先端部11Aにバンパ21を介して搭載した後、図6(a)に示すワイヤボンディング接続のものと同等に、樹脂封止をするが、半導体素子は、テープをつけた状態のまま、樹脂封止をするが、半導体素子は、テープをつけた状態のまま、樹脂封止される。図6(b)のように搭載され、そのまま樹脂封止される。

【0014】尚、本方法によるインナーリード先端部49の微細化加工は、第二の凹部46の形状と、最終的に得られるインナーリード先端部の厚さに左右されるもので、例えば、板厚1を50μmまで薄くすると、図4(a)に示す平坦幅Wを100μmとして、インナーリード先端部11Aの幅を1.5mmまで微細加工可能となる。板厚1を50μm程度まで薄くし、平坦幅Wを700μm程度とすると、インナーリード先端部11Aの幅を1.5mm程度まで微細加工可能となる。板厚1を50μm程度まで薄くし、平坦幅Wを700μm程度とすると、インナーリード先端部11Aの幅を1.5mm程度まで微細加工可能となる。

は更に狭いピッチまで作製が可能となる。

【0015】

【発明の効果】本発明のリードフレームは、上記のように、半導体素子をバンパを介してインナーリード先端部に搭載する、樹脂封止型半導体装置に用いられるリードフレームにおいて、バンパとバンパを搭載するインナーリード先端部との位置ズレが起きても、電氣的接続がしやすいものの提供を可能とするものであり、且つ、エッチング加工にてインナーリード先端部の微細加工が可能で、構造としている。又、本発明のリードフレームの製造方法は、半導体装置の多端子化に伴う、リードフレームのインナーリード先端部の小ピッチ化、微細化に対応でき、且つ、半導体装置作製のためのアセンブリ工程や実装工程等の後工程にも対応できる。上記本発明のリードフレームの製造を可能とするものである。結局、本発明は、半導体装置用のリードフレームで、半導体装置の多端子化対応でき、且つ、半導体装置作製の後工程にも対応できる、高精細なリードフレームを提供することを可能としている。

【図面の簡単な説明】

【図1】実施例のリードフレーム

【図2】実施例のリードフレームを説明するための図

【図3】エッチング後のリードフレームの形状等を説明するための図

【図4】本発明実施例のリードフレームの製造工程図

【図5】従来のリードフレームのエッチング製造工程を説明するための図

【図6】樹脂封止型半導体装置図

【図7】従来のフリップチップ法を説明するための図

【符号の説明】

10	リードフレーム
11	インナーリード
11A	インナーリード先端部
12	アウターリード
13	ダムバー
14	フレーム部
15	導体
16	テープ
20, 20a	半導体素子
21, 21a	バンパ
25, 25a	テープ
11	リードフレーム素材
12A, 12B	レジストパターン
13	第一の開口部
14	第二の開口部
15	第三の開口部
16	第二の凹部
17	平坦状面
18	エッチング抵抗層
19	インナーリード先端部

(7)

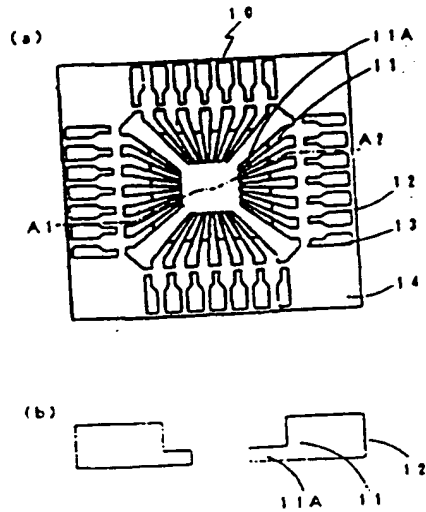
12

- 51 リードフレーム素材
 52 フォトリソスト
 53 レジストパターン
 54 インナーリード
 60, 60a 樹脂封止型半導体装置
 61, 61a 半導体素子
 62 ダンパッド
 63, 63a インナーリード
 63aA インナーリード先端部
 64, 64a アウターリード

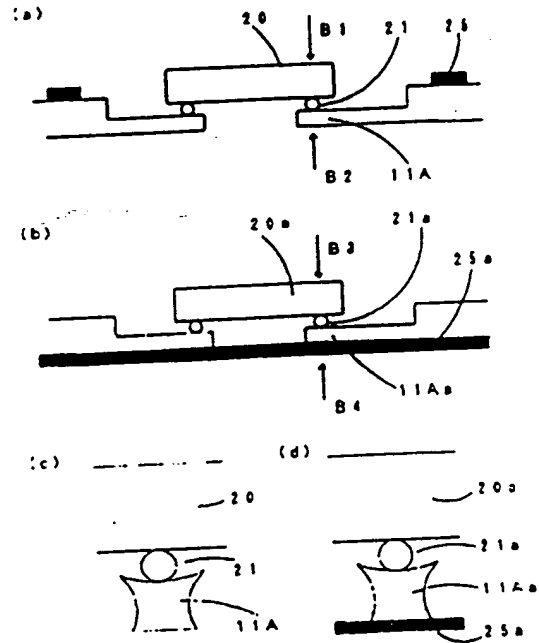
- 65, 65a
 66
 67
 67a
 70
 71
 72
 72A
 端部
 10 73

- 樹脂
 半導体素子電極部
 ワイヤ
 パンプ
 半導体素子
 パンプ
 配線 (インナーリード)
 電極部 (インナーリード先
 セラミック基板

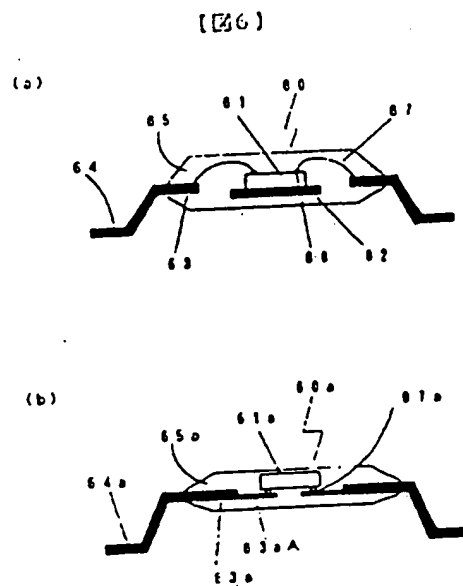
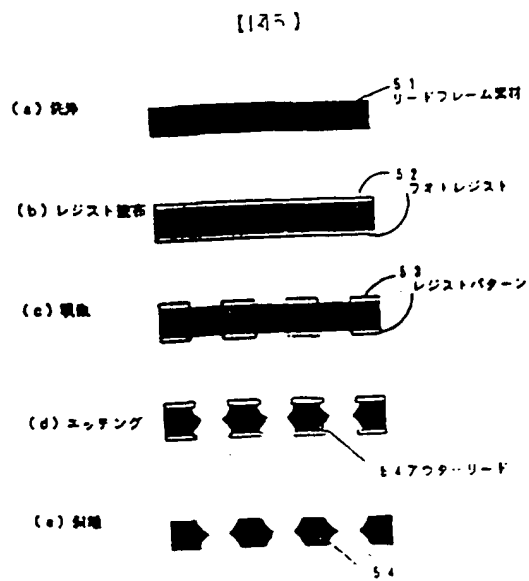
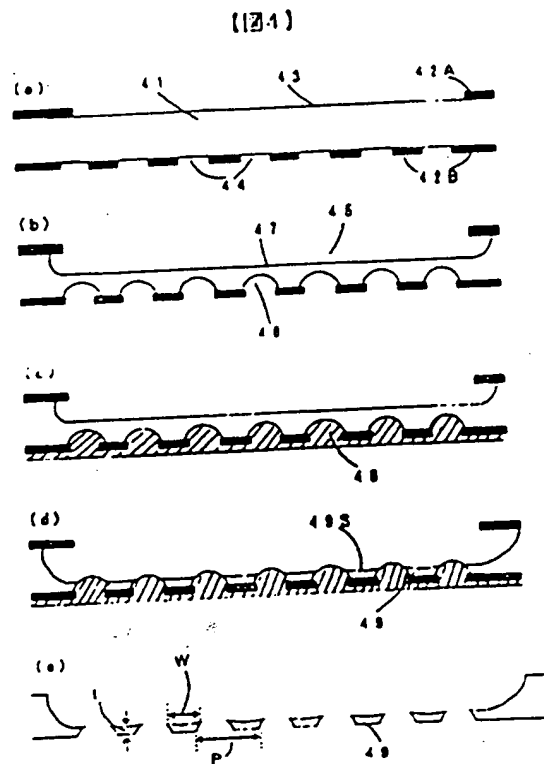
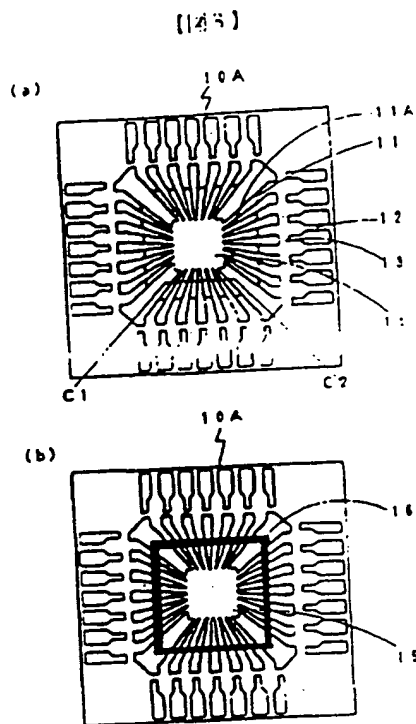
[14]



[15]



(8)



(9)

[[47]]

